



M-sequence기반의 LDPC부호의 Parity check matrix 설계 및 실험

연세대학교

김원준, 조현우, 송홍엽



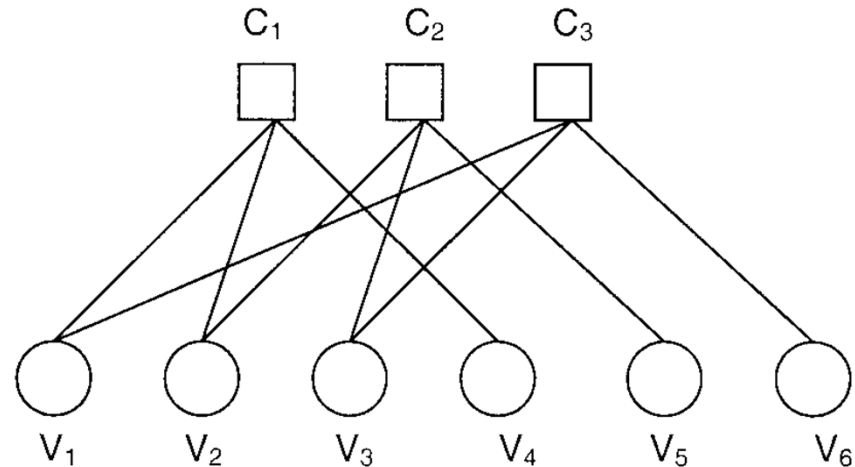
Contents



- Introduction
 - LDPC 부호
 - M-sequence
 - 수열 기반 parity check matrix 설계
- Parity check matrix의 수열 설계
- 실험 환경
- 추가 실험
- Conclusion



Introduction – LDPC 부호



- LDPC 부호는 Shannon limit에 근접하는 오류정정부호로 알려짐
- Tanner graph를 이용한 iterative belief propagation decoding이 좋은 성능을 보여줌
- 5G의 데이터 채널, 위성 항법 시스템, 디지털 영상 방송(DVB) 등 많은 디지털 통신 분야에서 사용됨



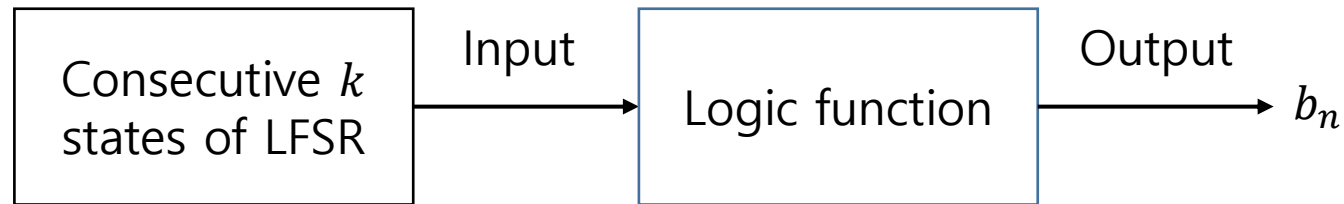
Introduction - M-sequence



- 최소다항식을 갖는 선형 궤환 시프트 레지스터(LFSR)로 설계되는 최대 길이 수열
- 의사 난수 수열의 성질인 balance, run, span 만족
- Direct-sequence spread spectrum(DSSS), frequency-hopping(FH) 등 디지털 통신 여러 분야에서 사용됨



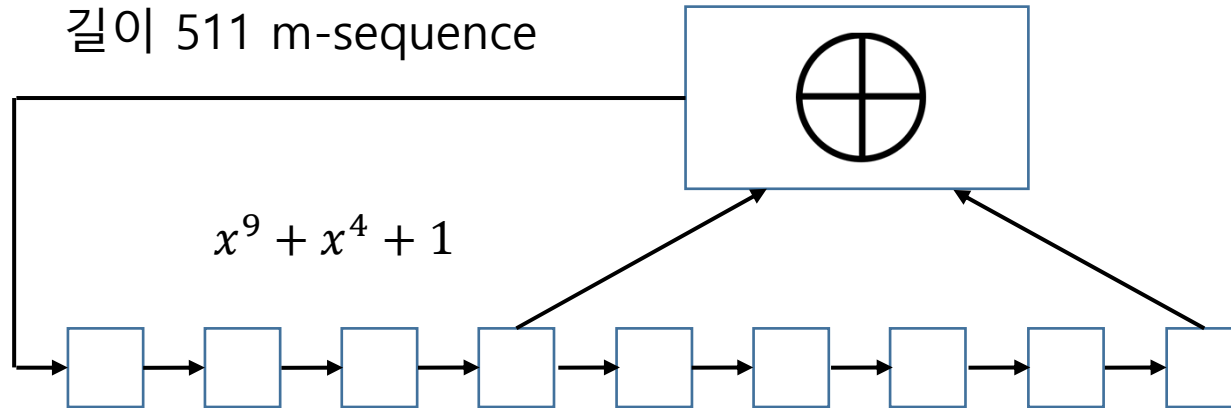
Introduction - 수열 기반 parity check matrix 설계



- M-sequence를 생성하는 LFSR의 연속된 k 개 레지스터 값을 특정 논리함수에 입력
- 논리함수를 통해 '1'이 sparse하게 생성된 수열을 기반으로 parity check matrix 설계

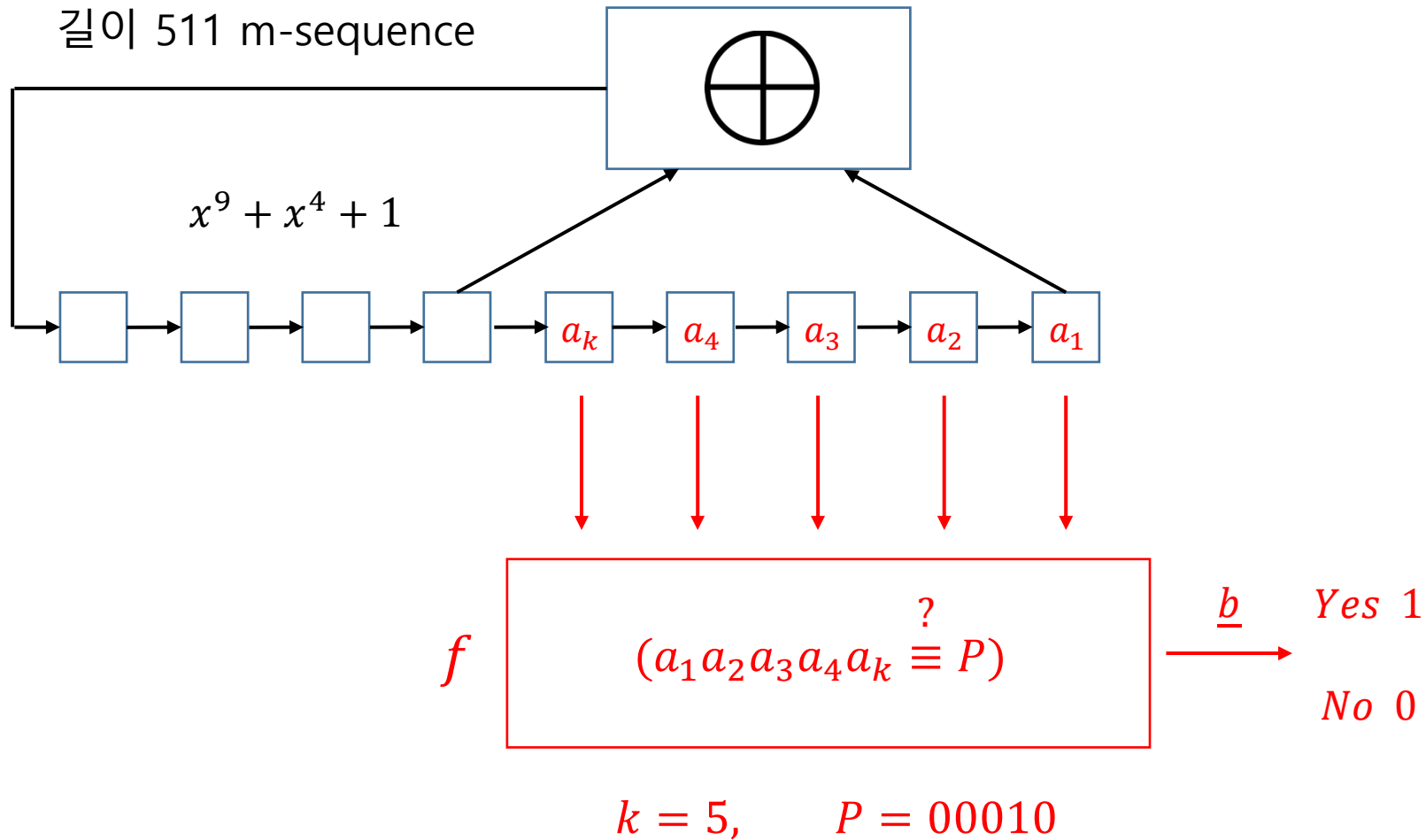


Parity check matrix의 수열 설계





Parity check matrix의 수열 설계





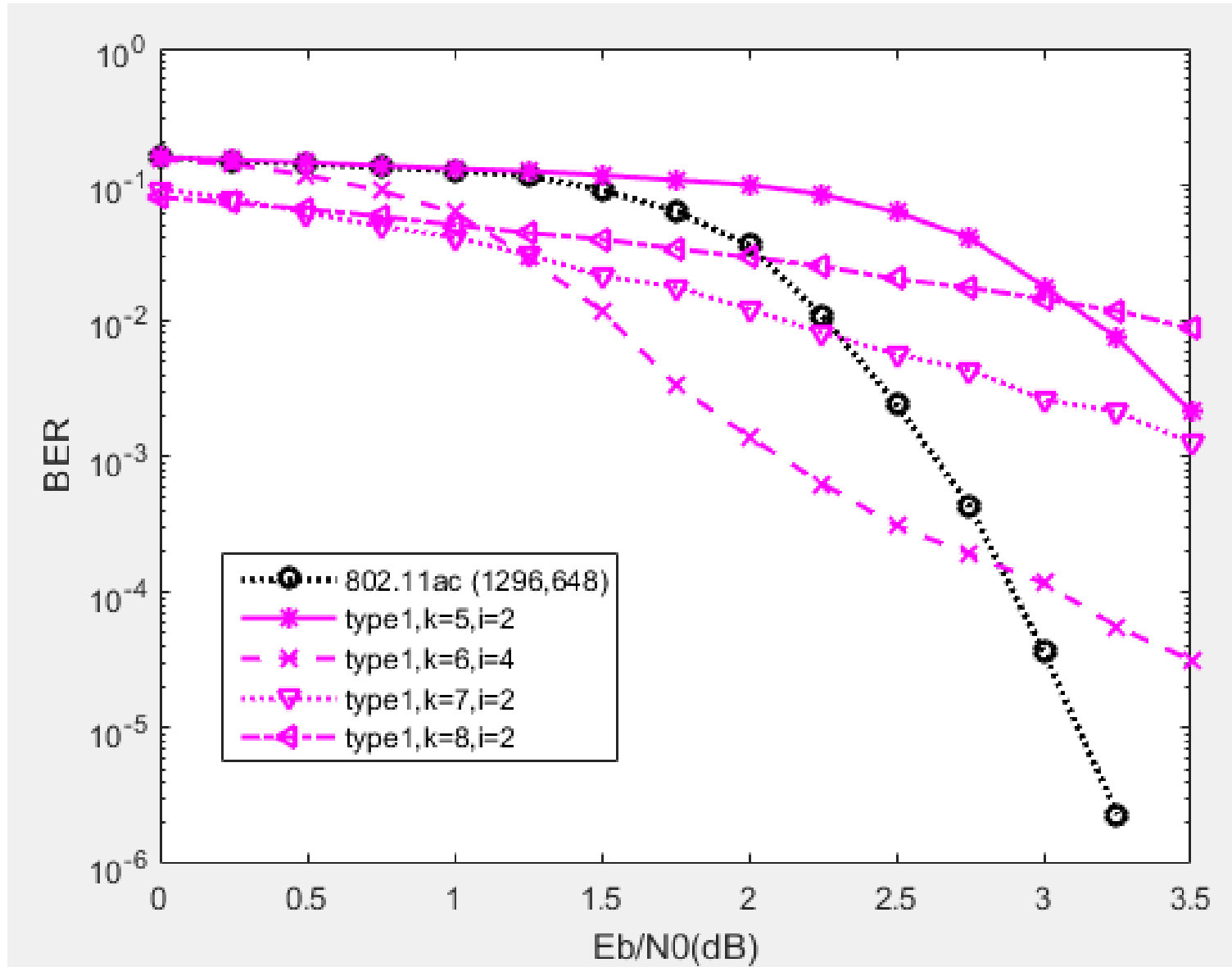
실험 환경



- 다양한 k 의 값과 논리 함수의 bit pattern P 실험
 - $k = 5, P = (00010)$
 - $k = 6, P = (000100)$
 - $k = 7, P = (0000010)$
 - $k = 8, P = (00000010)$
- 802.11ac에서 사용되는 (1296,648) LDPC 부호 실험
- AWGN 환경, sum-product decoding 사용



E_b/N_0 대비 BER





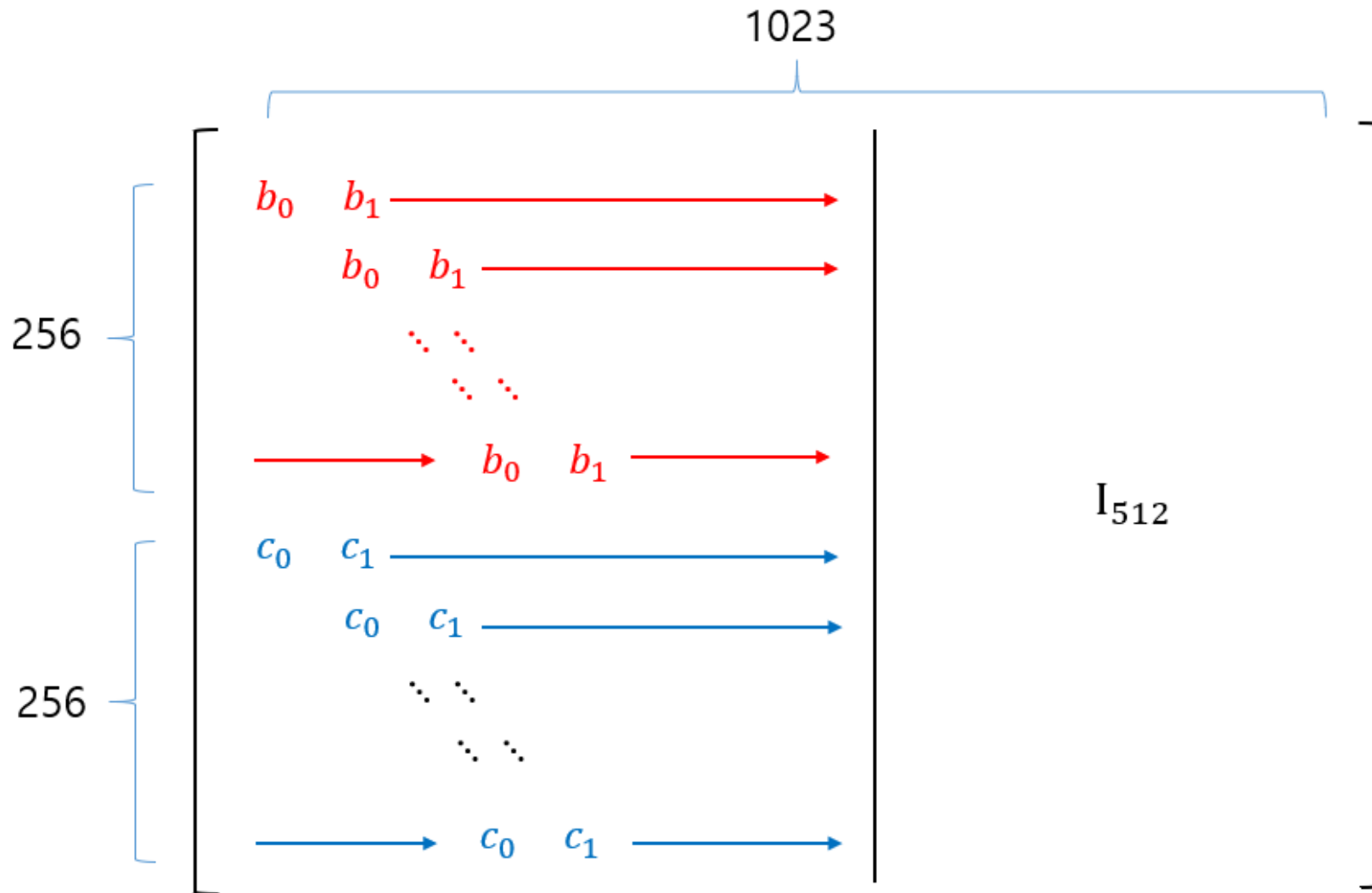
추가 실험



- Parity check matrix를 irregular하게 생성하기 위해 k 가 다른 두 수열 이용하여 두 가지 타입의 parity check matrix 설계
- Type-2 and Type-3
 - $b_n : k = 6, P = (001101)$
 - $c_n : k = 5, P = (00010)$

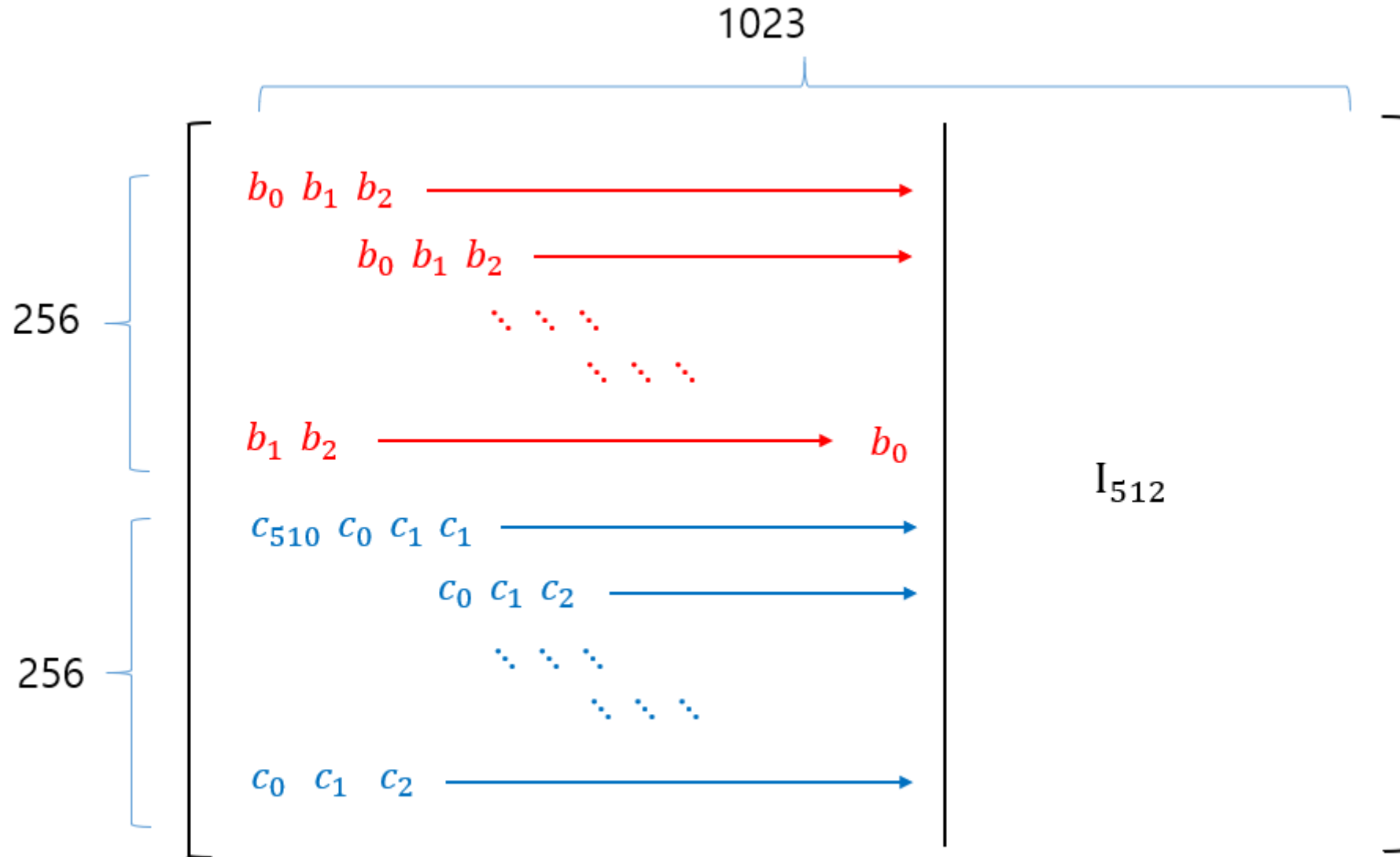


Type-2 parity check matrix



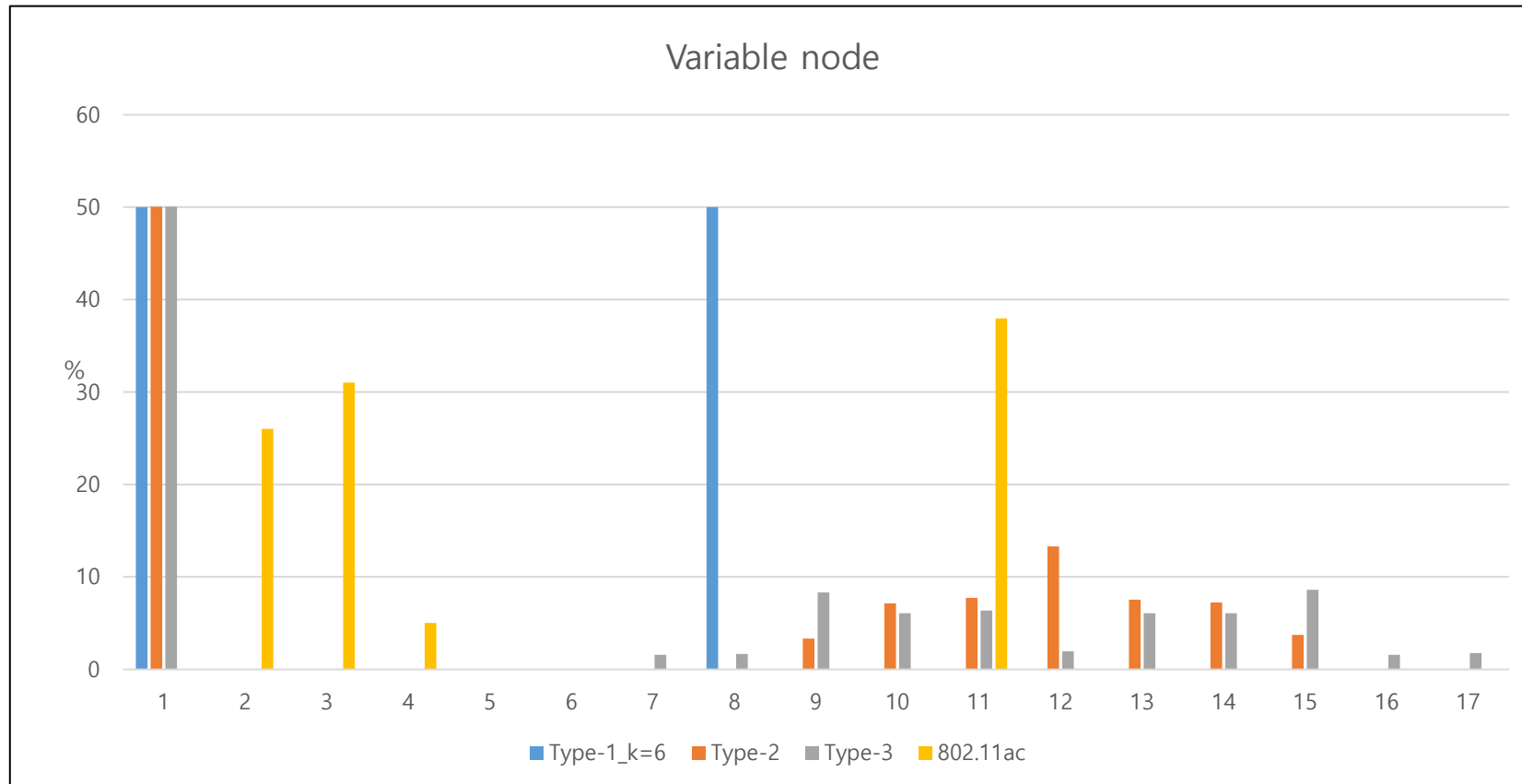


Type-3 parity check matrix





Conclusion - Weight distribution





Conclusion-추가질문



1. 어떤 패턴 P 가 4-cycle, 6-cycle, 8-cycle 이상을 배제하는가?
2. Type-1과 Type-2는 왜 성능차이가 나는가?
3. 수열을 하나 혹은 두개만 사용했는데 3개 이상을 사용하면 성능이 어떻게 변할 것인가?